

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-090426
(43)Date of publication of application : 04.04.1997



(51)Int.Cl. G02F 1/136
H01L 29/786

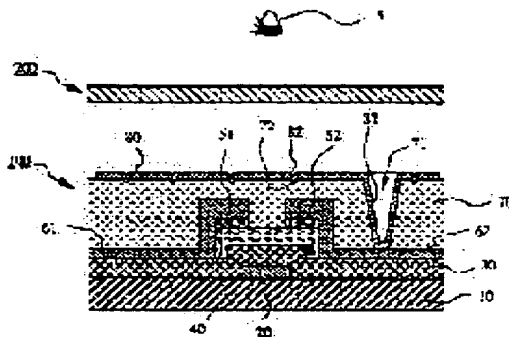
(21)Application number : 07-273554 (71)Applicant : DAINIPPON PRINTING CO LTD
(22)Date of filing : 27.09.1995 (72)Inventor : ICHIMURA KOJI

(54) THIN-FILM TRANSISTOR SUBSTRATE AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To make it possible to produce a thin-film transistor(TFT) substrate used for an active matrix liquid crystal display device of reflection type with a simple process.

SOLUTION: The TFTs (20, 30, 40, 51, 52, 51, 62) are formed on a substrate 10 and, thereafter, an insulating layer 70 consisting of a photosensitive polyimide resin is formed. Next, contact holes 71 of the depth arriving at drain electrodes 62 are formed in part of this insulating layer 70 and fine rugged structures 72 for roughening the surface of the insulating layer 70 are formed. A conductive layer 80 is formed by vapor deposition or sputtering thereon, by which the reflection type display electrode layer is constituted. As a result, a contact hole forming stage and a surface roughening stage are made simultaneously executable without using a resist.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Publication of Unexamined Patent Application
No. 9-90426/1997 (Tokukaihei 9-90426)

A. Relevance of the Above-Identified Document

This document has relevance to claims 1, 13, 28, 43, 53 and 55 of the present application.

B. Translation of the Relevant Passages of the Document

[0013]

[EMBODIMENT OF THE PRESENT INVENTION]

A thin film transistor substrate of the present invention includes a plurality of thin film transistors arranged thereon in matrix form, an insulating layer made of insulating resin having photosensitivity (photosensitive polyimide resin, for example) formed over the thin film transistors, and a reflective-type display electrode layer formed over the insulating layer. As described, by adopting photosensitive resin for the material of the insulating layer, it is possible to form a contact hole in very simple manner. Namely, as the insulating layer itself has photosensitivity, by subjecting the insulating layer itself to the exposure/developing using the photomask having the contact hole pattern,

PAGE 2

the contact hole can be formed with ease. Therefore, the process of forming/separating the resist layer or etching process as required in the conventional method are not needed. By forming an electrically conductive layer after forming the contact hole, it is possible to form the reflective-type display electrode layer by the above insulating layer, and further by the electrically conductive layer in the contact hole, lines for drain electrodes and source electrodes can be formed.

[0014]

Additionally, it is possible to form the contact hole and fine uneven structure suited for irregular reflective light on the surface of the insulating layer as well as the contact hole by exposing/developing the insulating layer made of photosensitive resin using a photomask provided with a contact hole pattern and fine uneven pattern. Further, by forming on this insulating layer an electrically conductive layer whose thickness is selected so that the trace of the fine uneven structure remains on the surface, and forming the reflective-type display electrode layer corresponding to each thin film transistor by the resulting electrically conductive layer, the reflective-type

PAGE 3

display electrode layer having coarse surface suited for irregular reflection can be realized. In this way, the fine uneven structure can be formed in the same process of forming the contact hole, the additional process for making the surface coarse as required in the conventional method can be omitted.

...

[0028]

By adopting the exposure developing using the photomask 350, it is possible to obtain the structure of Figure 6 (the structure having a contact hole 71 and a fine uneven structure 72) directly from the structure of Figure 3. Thus, the sandblasting process, etc., as required in the conventional method can be eliminated. Then, by forming an electrically conductive layer 80 by the vapor deposition or sputtering, a thin film transistor substrate 100 as illustrated in Figure 1 can be realized. In the present embodiment, aluminum is adopted as the electrically conductive layer 80 in thickness in a range of 0.1 to 0.2 μm . The thickness of the electrically conductive layer 80 is not particularly limited as long as the trace of the fine uneven structure 72 on the insulating layer 70 remains on the surface as the fine uneven structure 82. In general,

PAGE 4

when adopting the sandblasting method to form the fine uneven structure, it is difficult to obtain uniform distribution of the uneven section, and the size of the uneven section is liable to vary partially. In contrast, with the method of preparing the fine uneven structure of the present invention, it is possible to control the size of the uneven section with ease. Namely, by suitably adjusting a shielding section 330 or its distribution to be formed on the photomask 350, it is possible to provide the fine uneven structure with uniform distribution, or to purposely provide a fine uneven structure with unique distribution. Further, the size of the fine uneven structure can be freely adjusted, and it is possible to form a display electrode with suitable coarse surface according to use.

(3)

する別な手法として、反射型表示電極層を用いるアクチ
バレイ型デイスアレイ装置では、観測者側からの光
この反射型デイスアレイ装置では、観測者側からの光
の反射強度に基づいて画像表示を行うため、基板前面
から透過光を得る必要はない。このため、基板上のトラ
ンジスタ素子の形成領域や配線層の形成領域に重なる順
域に表示電極層を形成することができ、表示電極層の面
積を大きく確保することが可能になり、開口率を向上さ
せることができる。

【00051】

【発明が解決しようとする課題】 上述したように、反
射型のアクティバレイ型デイスアレイ装置は、階
層性や応答性に優れるというアクティバレイ型
デイスアレイ装置の利点をもちつつ、高い開口率を確保
することが可能であるが、薄膜トランジスタ素子の製造
工程が若干複雑になるという問題がある。すなわち、表
示電極層は、絶縁層上に形成されるため、絶縁層にコン
タクトホールを開け、表示電極層をトランジスタのド
レイン電極もしくはソース電極に接続する工程が必要に
なる。通常は、絶縁層上にレジスト層を露光し、更に
フォトリソを用いて、このレジスト層を露光し、更に
現像し、続いてエッチング処理を施すことによりコンタ
クトホールを開け、レジスト層を剥離除去する工程が
行われている。しかしながら、このようなレジスト層を
用いたフォトリソ加工工程は、レジスト層の剥離、
乾燥、露光、現像、エッチング、レジスト層の剥離、と
いった前工程からなり、製造にコストと時間を要するこ
とになる。

【00061】 また、反射型のアクティバレイ型

デイスアレイ装置の中でもいわゆる直接タイプのも
（別段に指図記載するもの：スクリーンなどに画像を投
影するプロジェクタタイプのもとは異なる）では、表
示電極層からの反射光がそのまま画素の光として観測さ
れるため、表示電極層の表面は画素反射が生じるよう
に、ある程度の粗面状におく必要がある。一般に、半
導体シリコンやアモルファスで形成された層の上面は平坦面と
なる。したがって、平坦な絶縁層上にスパッタリング法
や蒸着法で金属層を形成すると、この金属層の表面は鏡
面反射が起る程度の平坦面となる。そこで、反射型の
アクティバレイ型デイスアレイ装置では、表示
電極層の上面を画素反射が起る程度の粗面にするため
の付加的な処理が必要となる。このような処理として、た
だスチキ、特開平5-23246号公報には、薄膜トラン
ジスタ基板と絶縁層との間に島状のバターンをもつ付加
的な絶縁層を形成することにより、反射型表示電極層の
表面に微細凹凸構造を形成する方法が開示されている。
また、特開平5-281639号公報には、絶縁層の表
面にサブドメイン処理を施すことにより微細凹凸構造
を形成し、その上に反射型表示電極層を形成する方法が
開示されている。しかしながら、これらの方法を実施す

るには、いずれも付加的な工程が必要になり、また、均
一な微細凹凸構造を形成するには、非常に高度な技術が
必要になるという問題がある。

【00071】 そこで本発明は、反射型のアクティバレイ

型デイスアレイ装置に利用される薄膜トランジスタ
素子と基板とを単純なプロセスで製造する方法、および
そのような製造方法が適用可能な薄膜トランジスタ基板
を提供することを目的とする。

【00081】

【課題を解決するための手段】

(1) 本発明の第1の態様は、基板と、この基板上にア
クティバレイ型デイスアレイ装置に形成された多数の薄膜トランジスタと、
この薄膜トランジスタ上に形成された絶縁層と、各薄膜
トランジスタに対応して絶縁層上にそれぞれ形成された
反射型表示電極層と、を備え、各反射型表示電極層が、
それぞれ絶縁層に形成されたコンタクトホールを介し
て、対応する薄膜トランジスタのドレイン電極もしくは
ソース電極に接続されている薄膜トランジスタ基板にお
いて、絶縁層を露光性をもった絶縁性樹脂によって構成
したものである。

【00091】 (2) 本発明の第2の態様は、上述の第1

の態様に係る薄膜トランジスタ基板において、絶縁層の
表面に、光の反射に適した微細凹凸構造を形成し、こ
の絶縁層上に形成された反射型表示電極層を、微細凹凸
構造の頂部が表面に残る程度の厚みをもった導電層とし
るようにしたものである。

【00101】 (3) 本発明の第3の態様は、薄膜トラン

ジスタ基板の製造方法において、基板上にアクティバ
レイ型デイスアレイ装置の多数の薄膜トランジスタを形成する段階
と、薄膜トランジスタを形成した基板上に、露光性をも
った絶縁性樹脂からなる絶縁層を形成する段階と、各薄
膜トランジスタのドレイン電極もしくはソース電極に対
する配線を行うコンタクトホールを形成するためのコン
タクトホール用バターンを付するフォトリソを用い
て、絶縁層を露光する段階と、露光後の絶縁層を現像
し、絶縁層の一部にコンタクトホールを形成する段階
と、現像後の絶縁層の表面に導電層を形成し、この導電
層により、各薄膜トランジスタに対応した反射型表示電
極層と、コンタクトホールを介して反射型表示電極層を
対応する薄膜トランジスタのドレイン電極もしくはソー
ス電極に接続する配線層と、を形成する段階と、を行う
ようにしたものである。

【00111】 (4) 本発明の第4の態様は、薄膜トラン

ジスタ基板の製造方法において、基板上にアクティバ
レイ型デイスアレイ装置の多数の薄膜トランジスタを形成する段階
と、薄膜トランジスタを形成した基板上に、露光性をも
った絶縁性樹脂からなる絶縁層を形成する段階と、各薄
膜トランジスタのドレイン電極もしくはソース電極に対
する配線を行うコンタクトホールを形成するためのコン
タクトホール用バターンと、光の反射に適した微細凹

(4)

凸構造を絶縁層の表面に形成するための微細凹凸構造用
バターンと、を有するフォトリソを用いて、絶縁層を
露光する段階と、露光後の絶縁層を現像し、この絶縁層
の一部にコンタクトホールを形成するとともに、この絶
縁層の表面に微細凹凸構造を形成する段階と、現像後の
絶縁層の表面に、微細凹凸構造の頂部が表面に残る程度
の厚みをもった導電層を形成し、この導電層により、各
薄膜トランジスタに対応した反射型表示電極層を対応する薄膜
トランジスタのドレイン電極もしくはソース電極に接続
する配線層と、を形成する段階と、を行うようにしたも
のである。

【00121】 (5) 本発明の第5の態様は、上述の第1

～第4の態様に係る薄膜トランジスタ基板もしくはその
製造方法において、露光性をもった絶縁性樹脂として、
感光性のポリイミド樹脂を用いるようにしたものであ
る。

【00131】

【発明の実施の形態】 本発明に係る薄膜トランジスタ基
板は、基板上に多数の薄膜トランジスタがアクティバ
レイ型で形成され、その上に露光性をもった絶縁性樹脂（な
んじ、露光性ポリイミド樹脂）によって絶縁層が形成さ
れ、この絶縁層の上に各反射型表示電極層が形成された
構造をもつ。このように、絶縁層を露光性樹脂によって
構成すれば、コンタクトホールを形成する工程は非常に
単純化される。すなわち、絶縁層を露光性樹脂を有
するため、コンタクトホール用バターンを付するフォ
トリソを用いて、絶縁層自身を露光し、露光後は、コン
タクトホールを形成することが可能になる。従来のよう
に、レジスト層を形成し、エッチング処理を
行う必要はない。こうして、コンタクトホールを形成し
た後に導電層を形成すれば、この導電層により反射型表
示電極層を形成することができ、更に、コンタクトホー
ル内の導電層により、ドレイン電極もしくはソース電極
に対する配線を行うことができる。

【00141】 また、コンタクトホール用バターンと微細

凹凸構造用バターンとを有するフォトリソを用いて、
露光性樹脂からなる絶縁層に対する露光、現像を行え
ば、コンタクトホールの形成とともに、絶縁層の表面
に、光の反射に適した微細凹凸構造を形成することが
できる。この絶縁層上に、微細凹凸構造の頂部が表面に
残る程度の厚みをもった導電層を形成し、この導電層に
より、各薄膜トランジスタに対応した反射型表示電極層
を構成すれば、表面が反射に適した粗面構造を有する
反射型表示電極層が実現できる。コンタクトホールの形
成工程と同時に微細凹凸構造の形成工程が行えるため、
従来のような粗面加工のための付加的な処理は不要にな
る。

【00151】

【実施例】 以下、本発明を図示する実施例に基づいて説

明する。図1は、一般的な反射型のアクティバレイ型
デイスアレイ装置の1画素分の構造を示す断面図
である。このデイスアレイ装置は、薄膜トランジスタ
基板100と対向基板200とによって構成されており、
両基板間には液晶が充填される。薄膜トランジスタ
基板100は、ガラスなどの材質からなる基板10上
に、ゲート電極20、ゲート絶縁層30、半導体チャネ
ル層40、不純物ドーピング層51、52、ソース電極6
1、ドレイン電極62からなる薄膜トランジスタを形成
し、更にその上に絶縁層70を介して導電層80を形成
したものである。絶縁層70には、コンタクトホール7
1が開けられており、導電層80のうち、このコンタ
クトホール71の内部に形成された部分は、配線層81を
構成することになる。すなわち、導電層80は、この配
線層81を介してドレイン電極62に接続されている。
絶縁層70の上面には、微細凹凸構造72が形成されて
おり、この微細凹凸構造72は、導電層80の上面にも
微細凹凸構造82として現れている。

【00161】 なお、この実施例では導電層80がドレイ

ン電極62に接続されているが、一般にドレイン電極
62における「ドレイン電極」および「ソース電極」な
る名称は、電流の方向を考慮して定めただけであり、可
逆性を有するものである。したがって、本実施例にお
いて「ドレイン電極」と「ソース電極」とを互換した薄
膜トランジスタの実施例についても、本発明に同様に適
用可能である。

【00171】 この図1に示す薄膜トランジスタでは、ゲ

ート電極20の電圧を制御することにより、ソース電極
61とドレイン電極62との間で電流の出入れが可能
になる。配線層81を介して、導電層80における
電流の出入れが行われることになり、導電層80のう
ち、絶縁層70の上面部分に形成されている主体部分
（配線層81以外の部分）は、反射型表示電極層を構成
することになり、以下の説明では、この反射型表示電
極層について同じ符号80で示すことになる。図示のと
おり、この反射型表示電極層80は、薄膜トランジスタ
形成領域やソース電極61あるいはゲート電極20の形
成領域の上方に形成することができ、かなり広い
面積を占有することが可能である。このように、広い面
積をもった表示電極層を構成することにより開口率を高
めることができるが、反射型の薄膜トランジスタ基板
の特徴である。図1には、1画素に相当する部分のみが
示されているが、実際には、基板100上には多数の薄膜
トランジスタがアクティバレイ型で形成されており、個々のトラ
ンジスタに対応した反射型表示電極層80が形成され、
1枚の反射型表示電極層が1画素の表示に用いられるこ
とになる。

【00181】 なお、不純物ドーピング層51、52は、ソー
ス電極61およびドレイン電極62に対してオーミック
接触を得るための層である。また、絶縁層70は、反

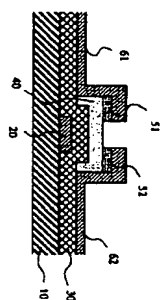
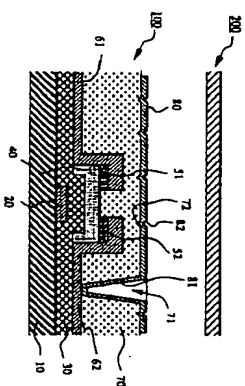
BEST AVAILABLE COPY

(7)

300…フオトマス
310…透光部
320…透光部（コンタクトホル用パターン）

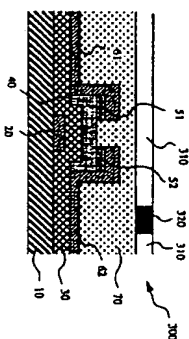
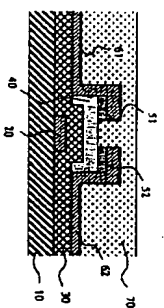
330…遮光部（微細凹凸構造用パターン）

350...74725

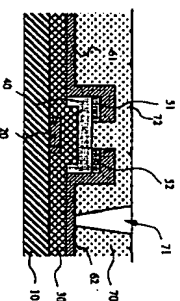
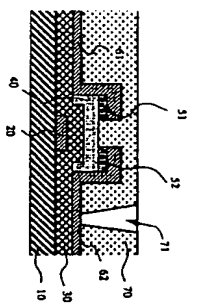


【例2】

【圖 3】

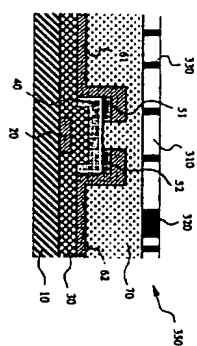


【圖 4】

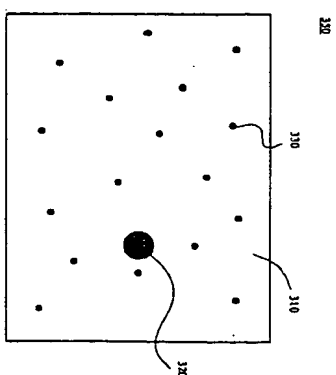


[5]

【94】 10



【例 7】



【88】

(B)